وحدة الفصل الأول السنة الرابعة ميكاترونيك
المادة: أنمنة صناعية العام 2021-2022

حل السؤال الأول (15 درجة)

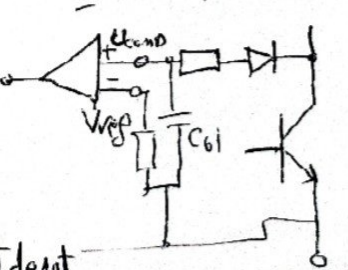
- حل الطلب الأول (5 د):

- تقوم هذه الدارة للتحكم لحالة البوابة.
- تقوم بتحويل الاشارات المنطقية إلى اشارات قدرة تتحكم بقيم إغلاق الترانزستور
- تقوم بتوليد جهد مستمر $+V_{GE}$ خلال إغلاق الترانزستور Turn on وجهد مستمر سالب $-V_{GE}$ خلال فتح الترانزستور Turn off
- التحكم بالنسبة di/dt لتجنب مشاكل التداخل الكهرومغناطيسي
- التحكم بالنسبة dV_{CE}/dt لتجنب حالة الإغلاق الدائم للترانزستور وبالتالي تؤدي إلى قصر يسبب انهيار كامل للنظام.

حل الطلب الثاني (5 د):

- عادة يتم تشغيل الترانزستور من النوع (IGBT) في حالة الاشباع
- إذا مر تيار حمل أكبر من التيار العادي بثلاث إلى أربع مرات وبالتالي لينتقل الجهد إلى منطقة عدم الاشباع.
- في القياسات التقليدية للجهد (V_{CEsat}) يتم مقارن (Comp) يقوم بمقارنة جهدين: الأول الجهد عبر الترانزستور (V_{CE}) والثاني عبارة عن جهد مرجعي (V_{reg}) ثابت.
- عند انطلاق دارة القيادة للأمر (Turn-on) من المتحكم فإن ميزات القياس يتم تفعيلها حيث يتم شحن المكثفة (C_{bl}) بالتيار (I_{desat}) خلال ثابت زمني محسوب بالعلاقة:

$$t_b = C_{bl} \cdot \frac{U_{reg}}{I_{desat}}$$



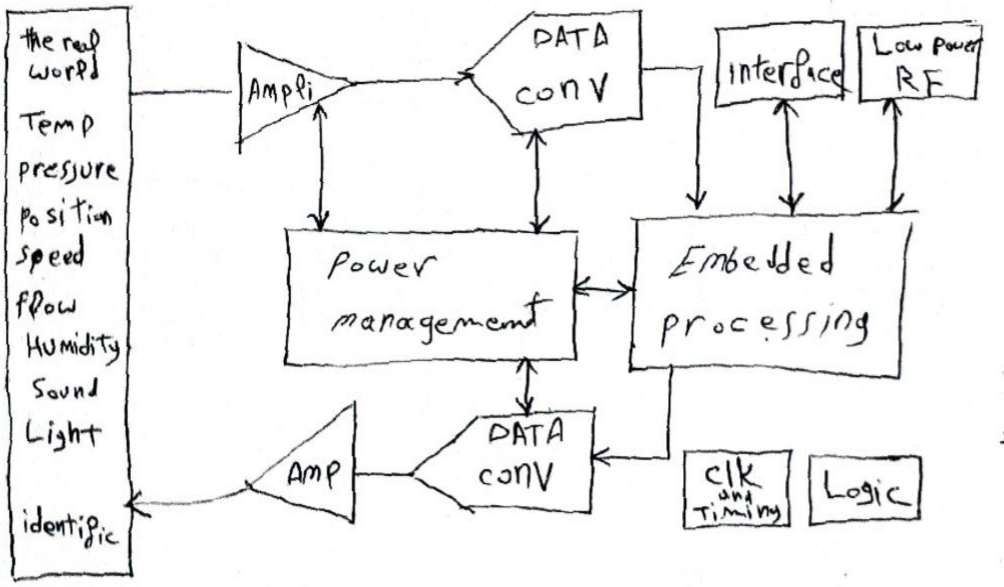
لهذه الفترة الزمنية t_{bl} يكون الجهد المطبق على الدخل الموجب للمقارن:

$$U_{comp} = U_{Derat} = U_{CE} + U_F + R_1 \cdot I_{desat} \quad [1]$$

قيمة هذا الجهد أقل من الجهد المرجعي المطبق على الدخل السالب للمقارن. هذا يعني أنه لا يوجد دارة قصر وتعمل في الحالة الطبيعية
- إذا ارتفعت قيمة الجهد فجأة خلال دورة العمل وكانت النتيجة أنها تجاوزت قيمة الجهد المرجعي فإن دارة القيادة والتحكم تسجل خطأ تؤدي إلى فصل الدارة

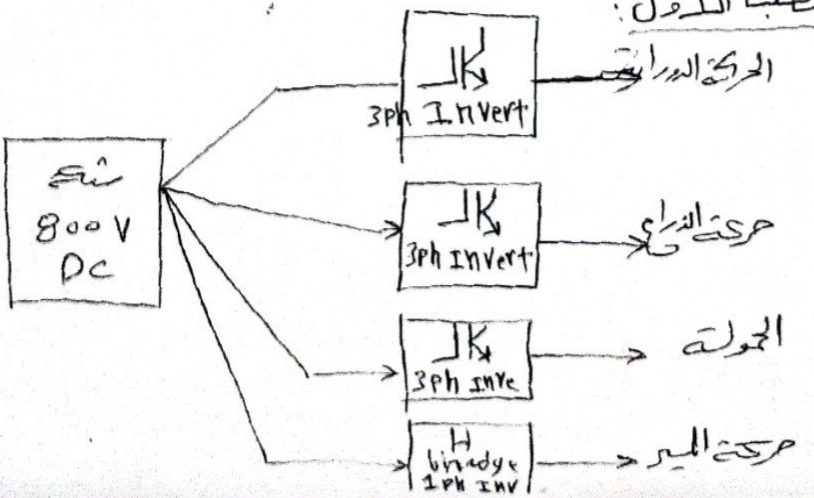
حل الطلب الثالث (4 د)

مخطط صندوقي لنظام ضمني عام:



حل السؤال الثاني (20 درجة)

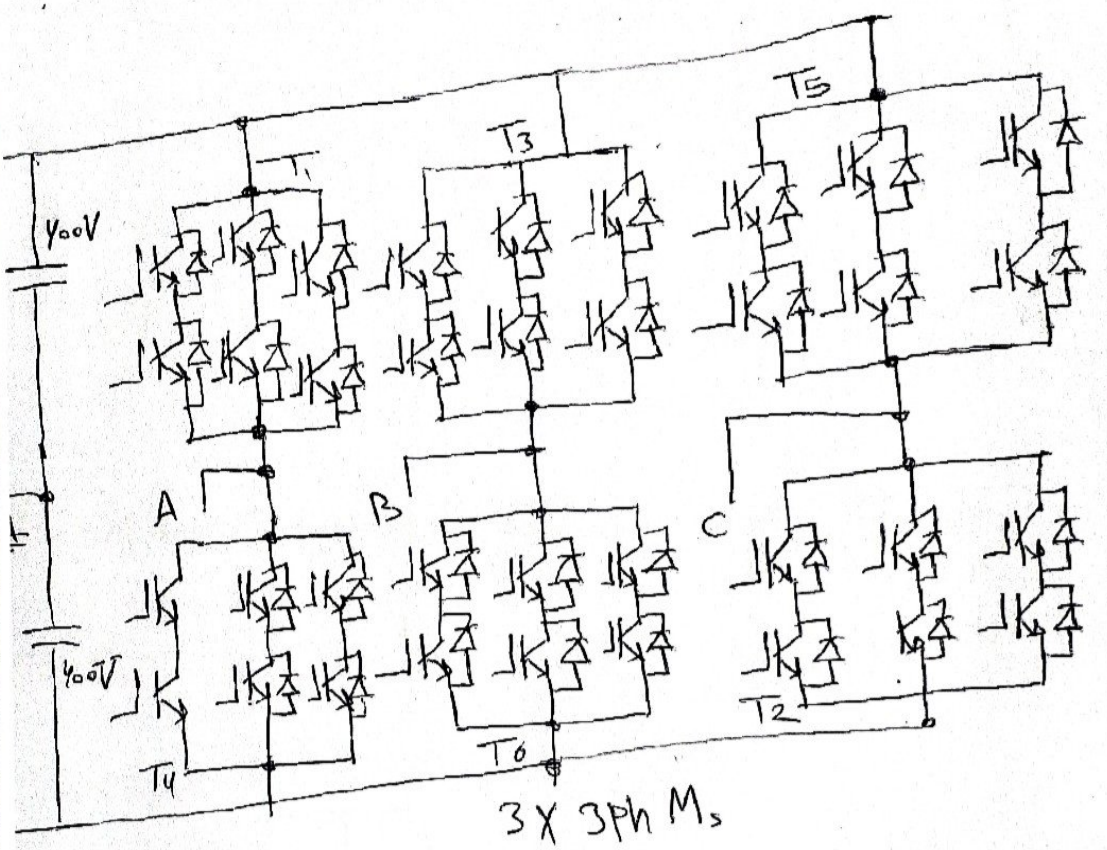
حل الطلب الأول:



الطلب الثاني :

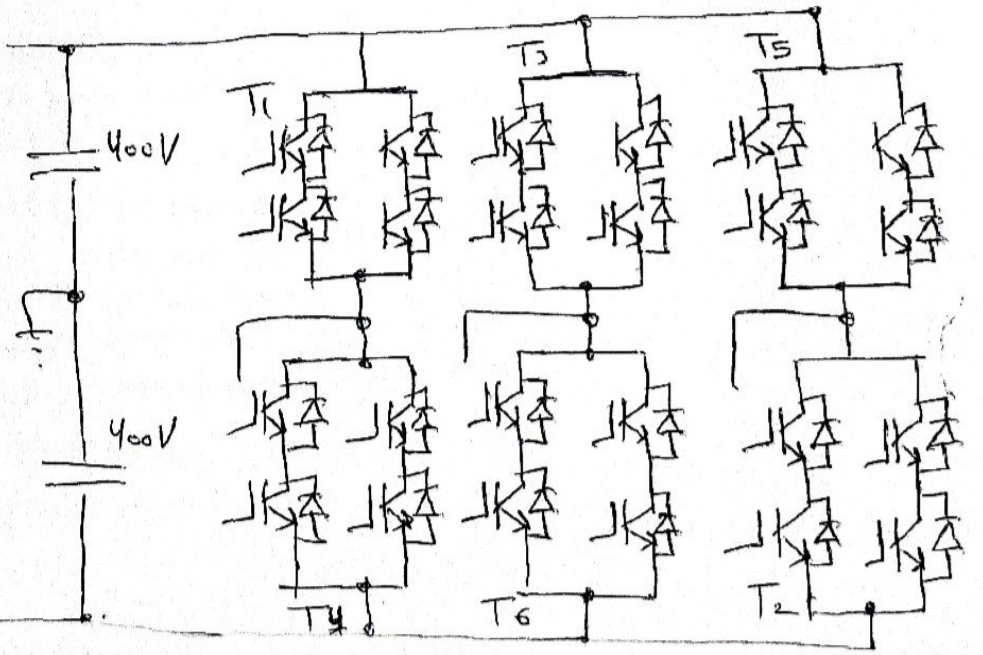
الحركة الدورانية 3 محركات وبالتالي وصلة العطيات عكسية

رسم دارة القيادة كمايلي :

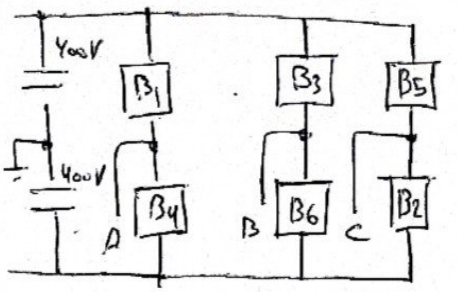


3 X 3Ph Ms

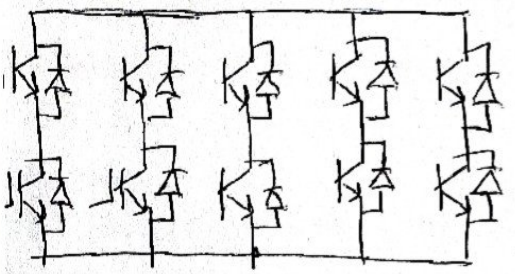
2. حركة الذراع :



ـة الفنادق الخاصة بالجولة حسب شروط التشغيل :

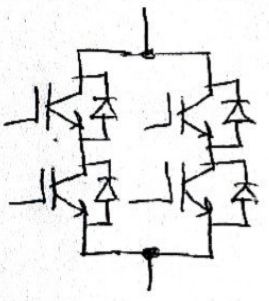


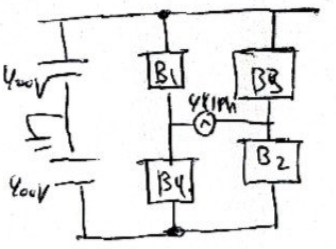
حيث كل بلوك يتكون مايلي :



ب- دائرة الفنادق الخاصة بحركة المصعد :

حيث كل بلوك يتكون من الترانزستور التالية:





حل السؤال الثالث (18 درجة)

```
Library IEEE;
Use IEEE.Std_Logic_1164.ALL;
entity Test_fsm is
 port( reset, clk: in std_logic;
       input: in std_logic_vector(1 downto 0);
       output: out std_logic_vector(1 downto 0));
end Test_fsm;
architecture Behavioral of Test_fsm is
Type state_available is (A,B,C,D,E,F);
signal present_state, next_state: state_available;
begin
```

```
process(clk,reset
begin
  if(reset='1') then
resent_state<= A;
lsif(clk'event and clk='1')then
resent_state <= next_state;
 end if;
nd process;
rocess(present_state,input)
egin
cas present_state is
    when A =>
if(input="01") then
    output<="01";
ext_state<= B;
elsif(input="10") then
    output<="10";
next_state <= D;
elsif(input="11") then
   output <="11";
next_state<=F;
   els
   output<="00";
next_state <=A;
 end if;
 when B =>
if(input="00")then
    output<="00";
next_state<= C;
 elsif(input="10")then
      output<="10";
 next_state <= D;
 elsif(input="01") then
     output<="11";
 next_state <= E;
  else
  out_put <="11";
 next_state <= B;
 end if;
 when C =>
  if(input="00") then
      output<="00";
  next_state <= D;
  elsif(input="10") then
      output <="10";
  next_state <= F;
  elsif(input="01") then
      output <="11";
  next_state<= A;
   else
    output <="01";
  next_state <= C;
   end if;
   when D =>
if(input="00" or input="01" or input="10")
  output <="11";
next_state <= F;
 elsif(input="11") then
      output<="01";
 next_state <= A;
 else output<="00";
```

```
next_state <= D ;
 end if ;
```

```
when E =>
 if(input="11" or input="10") then
    output <= "11"
next_state <= F;
 elsif(input = "01") then
      output <= "01";
next_state <= A;
 else
    output <= "00";
next_state <= E ;
 end if;
```

```
when F =>
 if(input = "01" or input =
   output <= "10";
 next_state <= A ;
  elsif (input = "11") then
      output <= "11" ;
 next_state <= B ;
  else
      output <= "00" ;
next_state <= F ;
    end if ;
```

```
 end case;
end process;
end Behavioral ;
```

حل السؤال الرابع (17 درجة):

حل الطلب الأول:

- يجب أن يكون جهد الشبكة المستمر هو 12V وأقل من ذلك يمكن استخدام أي نوع من أنواع دارات القيادة والتحكم.

مبدأ العمل:

1. يجب تطبيق اشارات تحكم على قرانزستورات الاشارة Ax، Bx عند تطبيق اشارة تحكم على Ax قيمتها (1) منطقي يطبق على بوابة الترانزستور اشارة استطاعة قيمتها 15 V.

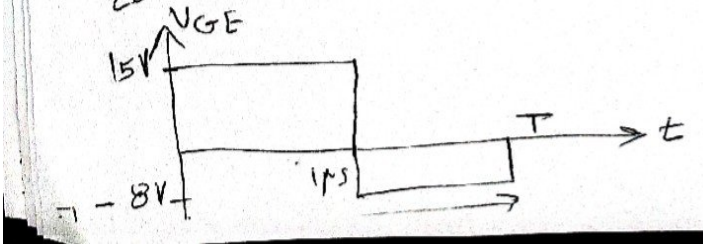
أما تطبيق اشارة تحكم أخرى على Bx قيمتها (1) منطقي سوف يكون خرج هذه المرحلة مفتوح ولا يمكن أن يمر أي تيار.

- عندما يكون مستوى الاشارة المطبقة على Ax (0) منطقي يكون خرج المرحلة مفتوح ولا يمر أي تيار بينما عندما يكون مستوى الاشارة المطبقة على Bx (0) منطقي يكون خرج المرحلة مغلقة وبالتالي يطبق على بوابة الترانزستور جهد سالب (-8V) يسبب تفريغ مكثفات الانتقال إلى حالة القطع.

حل الطلب الثاني:

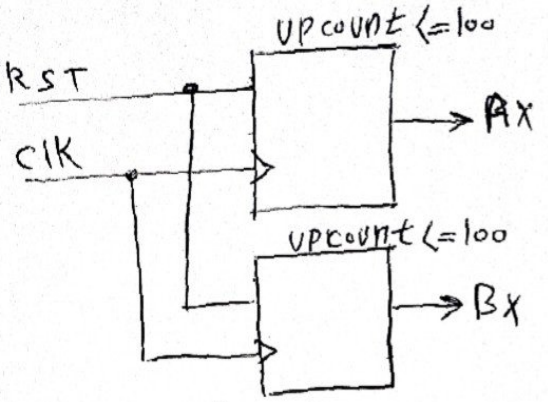
تردد التبديل 500 kHz

فالدور $T = 2\mu s$



حل الطلب الثالث :

حل الطلب (A)



حل الطلب (B) : VHDL

```
rary IEEE;
IEEE.STD_Logic_1164.ALL;
ity TLFGener is
rt(clk:in std_logic;
   RST:in std_logic;
   Ax : out std_logic
   Bx:out std_logic);
TLFGener;
itecture Behavioral of testgenerics
mponent sig_genA
port(
   clk: in std_logic;
   Rst:in std_logic;
   Ax : out std_logic);
nd component;
n
st sig_gen A: sig_genA port MAP(
=lk => clk;
Rst => RST,
Ax => Ax);

sig_genB: sig_genA port MAP(
=> clk,
=> RST,
=> Bx);
1 Behavioral
```

حل الطلب (C) :